

PROJETO 4: CIRCUITO COMBINACIONAL NO MODO AHDL

Este projeto implementa as funções lógicas, definidas no projeto 1, usando o modo AHDL, ou seja:

$$\begin{aligned} \text{Para} \quad S1 &= (\overline{A1} + \overline{B1}) \cdot \overline{C1} & e \\ S2 &= \overline{A2 \cdot B2 + C2} \end{aligned}$$

O desenvolvimento destas expressões lógicas em dispositivo EPLD, poderá ser realizado no modo AHDL, através dos seguintes procedimentos:

- 1) Execute o software MAX + PLUS II e inicialize o projeto com o nome **proj4**, dentro do subdiretório max2work.

Para tal, selecione a opção Project Name dentro do menu File.

Habilite o subdiretório max2work no campo Directories.

Entre com o nome proj4 no campo Project Name.

Selecione OK.

Verifique que na parte superior da tela está o caminho de desenvolvimento do projeto, por exemplo, c:\max2work\proj4.

- 2) Abra a área de desenvolvimento do projeto usando a opção New do menu File.

Habilite a opção Text Editor File que terá extensão .Tdf.

Selecione OK.

- 3) Entre com o texto correspondente para o projeto, conforme apresentado na figura 4.1:

```
Title " Circuito Combinacional ' S1 = (!A1 + !B1) * !C1 ` e S2 = !(A2 * B2 # C2) ";
```

```
Subdesign proj4
```

```
( A1, B1, C1, A2, B2, C2 :INPUT;
```

```
    S1, S2                :OUTPUT;
```

```
)
```

```
VARIABLE
```

```
    N                    :NODE;
```

```
Begin
```

```
    % S1 = (!A1 + !B1) * !C1 %
```

```
        S1 = (!A1 # !B1) & !C1;
```

```
    % S2 = !(A2 * B2 + C2) %
```

```
        N = A2 & B2;
```

```
        S2 = !( N # C2);
```

```
End;
```

Fig.4.1 Projeto AHDL das expressões lógicas desejadas

4) Comentário sobre o projeto

Foram usadas as seguintes declarações:

- a- **Title:** é uma declaração que define uma linha de título, que deverá ser escrita entre aspas, para denominar o projeto.
- b- **Subdesign nome:** é uma declaração seguida do nome do projeto o qual deverá ser o mesmo apresentado no campo superior da tela, no caso proj4.
- c- **Variable nome : tipo :** é uma declaração usada para definir uma variável interna. No caso, apenas para efeito didático, foi definido um nó interno que normalmente é usado, como variável auxiliar, quando uma expressão Booleana aparecer repetidas vezes no projeto.
- d- **% linha de comentário % :** linhas de comentários devem ser escritas entre os símbolos %.
- e- **Begin :** declaração que indica início de corpo do programa.
- f- **End;** declaração que indica término do corpo do programa.
- g- As expressões Booleanas devem ser implementadas com variáveis de mesmo tamanho, ou seja, são possíveis as seguintes operações lógicas:

$$S = \text{NOT } b$$

$$S0 = a1 \ \& \ a2$$

$$S[3..1] = a[2..0] \ \# \ b[4..2]$$

onde os operadores serão indicados por:

OPERADOR	DESCRIÇÃO	EXEMPLOS VÁLIDOS
!	Não	!b NOT b
&	E	a&b a AND b
!&	Não E	a !& b a NAND b
#	Ou	a # b a OR b
!#	Não Ou	alfa !# beta x1 NOR x2
\$	Ou Exclusivo	A[3..1] \$ B[4..2] a1 XOR b2
!\$	Não Ou Exclusivo	a !\$ b a XNOR b

5) Salvar o projeto usando a opção **Save As** no **menu File**.

Verifique que o projeto esteja com o mesmo nome no campo **File Name**, que o diretório esteja no caminho correto, por exemplo **c:\MAX2WORK** e que a extensão seja **.tdf**.

Selecione OK.

- 6) Siga os passos seguintes descritos no Projeto1 para compilar, configurar pinagem, programar e testar o dispositivo.

Se não houver erro, serão criados os arquivos:

proj4.cnf - que contem informações da lógica e conexões do projeto.

proj4.rpt - que contem informações gerais de implementação.

proj4.snf - que contem base de dados para simulações funcionais.

proj4.pof - que contem as informações para programação do dispositivo.

- 7) Para possibilitar teste no circuito em desenvolvimento, conecte os sinais de entradas a suas correspondentes chaves de dados e todos os sinais de saídas aos led's indicados, conforme tabela seguinte:

SINAL	PINOS	MÓDULO DIGITAL
A1	24	chave A
B1	25	chave B
C1	26	chave C
A2	27	chave D
B2	28	chave E
C2	29	chave F
S2	40	led L0
S1	41	led L1

8) Efetue a simulação do dispositivo completando as tabelas seguintes:

CHAVE			LED
A	B	C	L1
0	0	0	
0	0	1	
0	1	1	
0	1	0	
1	1	0	
1	1	1	
1	0	1	
1	0	0	

CHAVE			LED
D	E	F	L2
0	0	0	
0	0	1	
0	1	1	
0	1	0	
1	1	0	
1	1	1	
1	0	1	
1	0	0	

9) Verifique o resultado obtido, comparando-se com as equações lógicas correspondentes.

This document was created with Win2PDF available at <http://www.daneprairie.com>.
The unregistered version of Win2PDF is for evaluation or non-commercial use only.